

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11008469 A**(43) Date of publication of application: **12 . 01 . 99**

(51) Int. Cl.

H05K 3/42(21) Application number: **09172781**(22) Date of filing: **16 . 06 . 97**(71) Applicant: **HONMA HIDEO EBARA
YUJIRAITO KK**(72) Inventor: **HONMA HIDEO
MANIWA ASAO
KOBAYASHI TAKESHI
FUJINAMI TOMOYUKI****(54) VIA-FILLING METHOD****(57) Abstract:**

PROBLEM TO BE SOLVED: To enable via filling to be formed efficiently through a simple operation by a method, wherein a non-electrolytic metallic film is formed into a via hole, and then metal electroplating is carried out through PR electrolysis.

SOLUTION: Since metal concentration and current distribution are not uniform in a via hole which is small and deep, generally a current is lessened in density or agitation is intensified, so as to form an electroplating film uniform and superior in

electrodeposition properties in the via hole. Metal, preferentially separated out at an opening, dissolved by inverting electrodes in polarity through a PR electrolysis, so that electroplating is carried out in such a state that excess metal ions are produced in concentration near a separating point in a via hole at all times, and a uniform film can be formed for the formation of a via-filling without regulating a current density or agitation. In this manner, a via filling is formed through a comparative simple means such as an electroplating method, so that via-filling method is very effective for the manufacture of various circuits.

COPYRIGHT: (C)1999,JPO

(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-8469

(43)公開日 平成11年(1999)1月12日

(5)Int.Cl. H05K 3/42	識別記号 610	F1 H05K 3/42	610C
審査請求 未請求 請求項の数 2 FD (全 6 頁)			

(21)出願番号 特願99-172781	(71)出願人 59086975 本願 英夫 神奈川県横浜市磯子区杉田8-1-60
(22)出願日 平成9年(1997)6月16日	(71)出願人 000120386 在任 ユー・ジェイト株式会社 東京都台東区東上野2丁目16番8号
特許法第30条第1項適用申請有り 平成9年3月5日 回路実装学会発行の「第11回 回路実装学会技術大会論 文論文集」に発表	(72)発明者 本願 英夫 神奈川県横浜市磯子区杉田8-1-60
	(72)発明者 真庭 朝夫 群馬県利根郡月夜野町長所702-1
	(72)発明者 小林 健 神奈川県横浜市磯子区山下町28-2-228
	(74)代理人 弁護士 小野 信夫

最終頁に続く

(54)【発明の名称】 ビアフィリング方法

(57)【要約】

【課題】 プライントホール等の微小孔中に金属を、金属ビラやポストの状態で充填するビアフィリングを簡単な操作で、効率よく行う方法を開発すること。

【解決手段】 微小孔中に無電解金属皮膜を形成し、必要により直流電解した後、PR電解により金属電気めっきを行うビアフィリング方法。

BEST AVAILABLE COPY



【特許請求の範囲】

【請求項1】 微小孔中に無電解金属皮膜を形成した後、PR電解により金属電気めっきを行うことを特徴とするビアフィリング方法。

【請求項2】 微小孔中に無電解金属皮膜を形成した後、まず直流電解により金属電気めっきを行い、次いでPR電解で金属電気めっきを行うことを特徴とするビアフィリング方法。

【発明の詳細な説明】

【発明の属する技術分野】 本発明は、ビアフィリング方法に關し、更に詳細には、プライントホール等の微小孔中に金属を充填し、金属ビラやポストを形成させるビアフィリング方法に關する。

【0002】

【従来の技術】 最近、携帯電話、パソコン、ビデオ、ゲーム機等の電子機器の回路実装法として、ビルドアップ工法が適用されるようになってきた。このビルドアップ工法では、積層板に微小孔（スルホールやビアホール）が設けられており、この微小孔中に所出させた金属（以下、「ビアホール」という）については、ビアホールめっきやビアフィリングによって各層間の接続が施される。今後、さまざまな高密度化および多層化のトレンドの中で、各層間のビアホールの接続信頼性は重要となり、また特に各層の平坦化の要求が高まるものと予測される。

【0003】 ビアホールの内側面および底面に金属皮膜を形成させるビアホールめっきでは、穴の上にさらに導体層を積み上げることは難しく、また、層間接続にあたって、通電を確保するためには金属皮膜の析出エリアを増大させなければならない。一方、ビアフィリング法を用いると穴が完全に埋まり、しかもビアフィリングを行った後のビアホールの表面が平坦であれば穴の上に穴を形成できるのでダウンサイジングには有利である。しかし、ビアホールめっきでは絶縁体の平坦化には限界があり、それゆえ、層間のホールを埋めるいわゆるビアフィリングの必要性が高まっている。

【0004】 従来のビアフィリングの形成は、絶縁層にホールを形成した底部の導体層を活性化し、電気めっきによってビラ（柱）やポストを形成し、表面に露出した析出物を研磨により平滑化する手法か、あるいは無電解めっきを用いて穴の底部の導体層のみを活性化し、無電解めっきで選択的に積み上げる方法がとられていた。これらの方法を採用すると、いずれにしても次の絶縁層上にスパバットまたは無電解めっきで絶縁化処理をしなければならず、きわめて煩雑な操作となる。

【0005】

【発明が解決しようとする課題】 従って、簡単な操作で、効率よくビアフィリングを形成する方法の開発が求められていた。

【0006】

【課題を解決するための手段】 本発明者は、ビアホールを構成する底部の導体層、絶縁層、表面の絶縁層の上にまず無電解金属めっきで導体層を形成した後、電気めっきで一定の膜厚を得る方法について検討した。

【0007】 その結果、単なる電気めっきでは、ビアホール中に均一な金属皮膜を形成させることは困難であるが、陰極と陽極を交換させるPR電解の手法を用いることによりビアホール中に適度な濃度の金属イオンを存在せしめることができ、均一性の優れた金属皮膜が形成されることを見出し、本発明を完成した。

【0008】 すなわち本発明は、ビアホール中に無電解金属皮膜を形成した後、PR電解により金属電気めっきを行うことを特徴とするビアフィリング方法である。

【0009】 【発明の実施の形態】 本発明方法が適用されるビアホールは、特にその径や深さが限定されるものではないが、一般には径10～1000μm、深さ10～1000μm程度のものである。このビアホールは、常法に従ってビアホールの底部および側面を電導化処理し、次いで電導化処理した底部および側面に無電解金属めっきを施した後、本発明に付される。このビアホールは、一般に金属箔と高分子の絶縁層が交互に積層された積層板において、金属箔間の通電を阻むものである。

【0010】 電気めっき層を形成させるためのPR電解は、当然のことながらビアホール内に金属が析出するよう条件でなければならぬ。例えば、電圧が一定であれば物品が陰極である時間が長くなるようにしなければならない。

【0011】 本発明方法において、好ましいPRの条件は、析出させる金属の種類、そのための浴組成あるいはビアホールの形状（口径、深さ）等によって異なり、実験的に定めるべきである。しかし、一般的な条件としては、陰極である時間と陽極である時間は、1:1～10:1程度、好ましくは2:1～5:1程度の時間割合で、PR周期は、1秒～60秒程度、好ましくは10秒～100秒程度、全電解時間は0.1～10時間程度である。また、PR電解における電流密度は、特に制限されるものでなく、各めっき浴における一般的なものが採用できる。

【0012】 本発明が適用可能な金属めっき浴としては、銅、ニッケル、金、銀、パラジウム、スズやそれらの合金、例えばはんだ等の電導性金属めっき皮膜が得られるめっき浴が挙げられ、これらを析出することのできる種々の浴が特に制限なく利用される。

【0013】なお、本発明の実施に当たっては、実施当初からPR電解を行っても良いが、好ましくは一定時間直電電解を行い、開口部周辺にある程度の金属を析出させてからPR電解を行った方が効果的である。

【0014】

【作用】穴が小さく、かつ深いビアホール中では、金属イオン濃度および電流分布が共に不均一であるため、均一電着性の優れた電気めっき皮膜を形成するためには、一般的に電流密度を低くするかまたは電着を強くしなければならぬ。特に金属イオンについては、ビアホールの穴径が小さくなるほど、また深さが深くなるほど穴めっき液が浸入することに對して外部の減れがあまり効果と及ぼさなくなるため、ある程度強制的に金属イオンを供給することが必要となる。

【0015】本発明方法によれば、開口部分に優先的に析出した金属を、PR電解で電極を逆転させることにより溶解させるものであるため、ビアホール内の析出部位近傍の金属イオン濃度が常に過剰な状態で電気めっきができ、電流密度や電圧を調整することなしに均一な皮膜が可能で、ビアフィリングが形成できるものである。

【0016】

【発明の効果】以上説明した本発明方法は、電気めっき法という比較的簡単な手段により実施されるものである。従来に比べ極めて簡単にビアフィリングを行なうことができ、種々の回路の製造に極めて有効なものである。

【電気めっき液組成】

硫酸銅	0.24mol/dm ³
硫酸	1.84mol/dm ³
塩化ナトリウム	100mg/dm ³
添加剤	
HL (アトテック社製光沢剤)	20ml/dm ³
GS (アトテック社製光沢剤)	0.2ml/dm ³

【0022】めっき条件】

- (1) 直電電解
電流密度 1.2A・dm⁻²
電解時間 60分間
- (2) バルス電解
電流密度 3.6A・dm⁻²
直電電解を1ミリ秒 (ms)、休止を2ミリ秒
- (3) PR電解
電流密度 1.2A・dm⁻²
カソード電解で約10ミクロンの皮膜を形成させた後、上記電流密度でカソード電解60秒、アノード電解30秒のサイクルでPR電解

【0023】【実験結果】めっき前のビアホール、直電電解で電気めっきを行ったときのビアホール内の析出状態およびバルス電解で電気めっきを行ったときのビアホール内の析出状態を図1のA、B、Cに、PR電解で電気めっきを行ったときの析出状態を図2 (A

【0017】

【実施例】次に実施例を挙げ、本発明を更に詳しく説明するが、本発明はこれになんら制約されるものではない。

【0018】実施例 1

硫酸銅めっきによるビアフィリング：下記組成の電気めっき液2dm³をめっき実験装置のセルに注入し、温度25℃、1分間に100ml・dm⁻³程度の空気攪拌を行いながら、エキシマレーザーによってテーパー状のプラインドビア (開口部径60μm、底部40μm、深さ60μm) を形成した銅張積層板 (1000mm² (20×50mm)、厚さ60ミクロンのエポキシ樹脂を絶縁層としてコーティング) にめっきを施した。

【0019】銅めっきは、下記条件で、直流、バルスおよびPR電解の3種類を行った。また、陽極には含りん銅 (チタンケース、アノードバック使用) を使用し、陽極と陰極間の距離は50mmに固定した。

【0020】プラインドビアを形成した銅張積層板は、電着の手段により、過マンガン酸塩による樹脂エッチング、キャタライジング、アクセラレーティングを行い、無電解銅めっき (シブレイ社製、#253) を約0.5ミクロン施すことにより前処理を行った。電気めっき皮膜の析出状態は、クロスカットした試料の走査型電子顕微鏡観察の結果から評価した。

【0021】

は2時間電解、Bは3時間電解) に示す。この結果から明らかなように、直電電解を行った場合はビアホール開口部に析出銅が集中し、電気めっきが均一に皮膜されず、特に底部の銅回路と壁面の境界は、著しく膜厚が薄く、隙間が形成されていた。

【0024】またバルス電解の場合も、直電電解とはほとんど差異がなく、均一電着性が改善されなかった。このことから、ビアホールでは穴径が小さくなるほど液の循環および拡散が起りにくくなり、一般的に設定されるアニュエーションサイクルのバルス電解では、均一電着性はほとんど改善できないことが確認された。

【0025】これに對しPR電解で電気めっきを行ったときは析出銅が底部から徐々に積み上がり、3時間後にはビアホールの開口部付近まで析出銅が埋まって、いわゆるビアフィリングが形成できることが確認された。

【図面の簡単な説明】

【図1】めっき前のビアホール、直電電解で電気めっき

きを行ったときのビアホール内の析出状態およびバルス電解で電気めっきを行ったときのビアホール内の析出状態を示す金属組織の写真。

【図1】

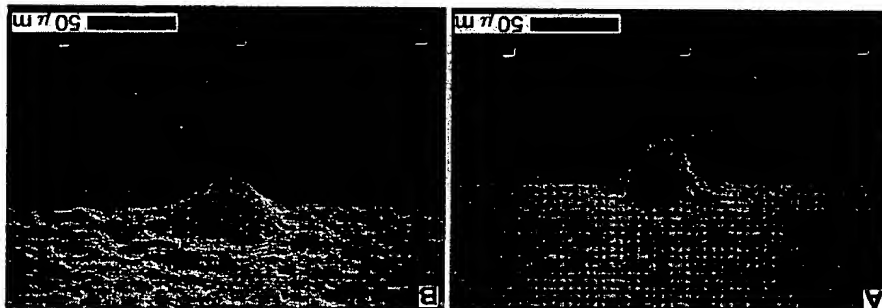
図面代用写真



BEST AVAILABLE COPY

【図2】

図面代用写真



フロントページの続き

(72)発明者 藤波 知之

神奈川県藤沢市城南 3-1-33-1110

BEST AVAILABLE COPY